Fundamentos de Arquitectura de Computadoras	**Carrera/ Plan:** *Ingeniería en Computación* Plan 2024
Año 2025	**Año:** 1 **Régimen de Cursada:** *Semestral* **Carácter (Obligatoria/Optativa):** Obligatorio **Correlativas**: Introducción a la Informática **Profesor/es:** Lic. Federico Cristina **Hs. semanales**: 4

FUNDAMENTACIÓN

Asignatura correspondiente al Primer Año de la carrera de Ingeniería en Computación, plan 2024.

La asignatura provee al futuro profesional de los conocimientos básicos de tecnología informática, su evolución y una visión integradora en los conceptos de la computación estrechamente relacionados con el hardware.

Estos conocimientos serán de utilidad para que como profesional pueda evaluar y verificar la utilización, eficiencia y confiabilidad de equipamiento informático (hardware) y podrá también aplicarlos en la configuración y dimensionamiento de sistemas de procesamiento de información.

OBJETIVOS GENERALES

Brindar los conocimientos que permitan una comprensión de los principios de funcionamiento de los sistemas de cómputo. El alumno analizará aspectos propios de las arquitecturas físicas de las computadoras, sus periféricos y los mecanismos de comunicación CPU-Memoria-Periféricos.

EJES TRANSVERSALES

01. Diseño e implementación de diversas Arquitecturas de Computadoras y todos los subsistemas relacionados. (1-Bajo)
03. Especificación, proyecto y Desarrollo de Software y Sistemas Conjuntos de Hardware y Software haciendo uso de conceptos, métodos y herramientas de gestión de proyectos, ingeniería de software, base de datos, experiencia del usuario, elicitación, análisis, especificación y validación de requerimientos. (1-Bajo)
04. Desarrollo de Redes de Computadoras y de Redes de Computadoras de área amplia, locales, inalámbricas y móviles. (1-Bajo)
05. Sistemas de Gestión de Recursos de Hardware y Software a sistemas generales, de tiempo real, distribuidos, para dispositivos fijos y móviles. (1-Bajo)
06. Proyecto, desarrollo, dirección, control, construcción, operación y mantenimiento de Sistemas de Procesamiento de Señales, Sistemas Embebidos y sus periféricos incluido en software de soporte, Sistemas Computarizados de automatización y control y Sistemas Conjuntos de Hardware y Software. (2-Medio)

07. Certificación del funcionamiento, condición de uso o estados de Sistemas de Procesamiento de Señales, Sistemas Embebidos, Sistemas Computarizados de automatización y control, Sistemas Conjuntos de Hardware y Software. (1-Bajo)
08. Proyecto, Dirección y Aseguramiento de la calidad en lo referido a Seguridad Informática. (1-Bajo)
09. Identificación, formulación y resolución de problemas de ingeniería en computación. (1-Bajo)
10. Utilización de técnicas y herramientas de aplicación en la ingeniería en computación. (1-Bajo)
11. Fundamentos para el desempeño en equipos de trabajo. (1-Bajo)

CONTENIDOS MÍNIMOS (de acuerdo al Plan de Estudios)

Representación interna de datos
Computadoras digitales
Aritmética de las computadoras.
Organización funcional. CPU. Nociones de circuitos combinatorios y secuenciales.
Memoria interna y externa. Periféricos.
Nociones básicas de manejo de interrupciones
Conceptos de programación en Assembler.

PROGRAMA ANALÍTICO

Unidad 1: Computadoras digitales

Conceptos introductorios. Concepto de niveles de abstracción. Funcionamiento básico. Organización de un sistema de cómputo, modelo de von Neumann. Otros modelos de organización, clasificación de las computadoras de acuerdo al modelo. Ejemplos. Evolución histórica de las computadoras y la tecnología empleada en su fabricación. Costo y rendimiento. Ley de Moore. Alternativas computacionales a futuro.

Unidad 2: Lógica Digital

Compuertas lógicas. Álgebra de Boole. Implementación de funciones booleanas. Lógica combinatoria, codificadores, decodificadores, multiplexores. Lógica secuencial, registros, contadores. Concepto de memoria y lógica programable. Aplicaciones de lógica digital en la Unidad Aritmético - Lógica (ALU) y en la Unidad de Control.

Unidad 3: Aritmética de las computadoras

Definición de bit, nibble, byte, palabra, palabra doble, relación con lenguajes de alto nivel. Representaciones numéricas: números enteros con y sin signo. Aritmética con enteros. Fundamentos de la representación en punto flotante, normalización, error de la representación. Introducción a IEEE 754. Aritmética en punto flotante. Representaciones alfanuméricas, ASCII, UTF-8.

Unidad 4: Unidad Central de Procesamiento (CPU)

Organización de la CPU. Descripción de microprocesadores actuales. Modelo de ejecución de instrucciones. Ciclo de instrucción, fases. Comunicación CPU – memoria, dato y dirección. Interconexión de subsistemas, buses. Concepto de instrucción. Conjunto de instrucciones: operaciones, formato y modos de direccionamiento. Organización de registros.

Unidad 5: Memoria y Periféricos

Tipos de memorias, clasificación. Parámetros característicos, tamaño, tiempo de acceso, costo, otros. Memoria principal, formas de organización. Memoria secundaria, organización y formato de datos. Organización jerárquica de la memoria. Dispositivos de almacenamiento externo, disco, cinta, disco óptico,

otros. Dispositivos de interacción: terminales, pantallas, teclado, mouse, impresora, scanner, tabla digitalizadora, audio.

Unidad 6: Programación de bajo nivel

Tipos de instrucciones, modos de direccionamiento, arquitecturas RISC y CISC, compilación y linkedición, programación en assembler, segmento de datos y código, saltos condicionales e incondicionales, definición de etiquetas y subrutinas, concepto de pila, programación utilizando herramientas como VonSim, introducción al concepto de interrupciones.

BIBLIOGRAFIA

Organización y Arquitectura de Computadoras – Diseño para optimizar prestaciones, 5º edición ó superior. William Stallings. Editorial Prentice Hall (2003).

Estructura de Computadoras y Periféricos, Rafael Martínez Durá, José Boluda Grau y Juan Pérez Solano. Editorial Alfaomega (2001)

Organización de Computadoras, Andrew Tanenbaum. Editorial Prentice Hall (2000).

Arquitectura de computadores - Un enfoque cuantitativo, John Hennessy & David Patterson. Editorial Mc Graw Hill (1999).

Principios de Arquitectura de Computadoras, Miles Murdocca & Vincent Heuring. Editorial Pearson Educación (2002)

Fundamentos de los computadores, Pedro de Miguel Anasagasti. Editorial Paraninfo (1996).

METODOLOGÍA DE ENSEÑANZA

La materia recibe un número considerable de alumnos, lo cual requiere una estrecha coordinación entre profesores de teoría, Jefes de Trabajos Prácticos y ayudantes.

Se realizan diferentes reuniones de cátedra y se define (antes del inicio de cada ciclo lectivo) un reglamento, un cronograma de temas teóricos y prácticos (con fechas tentativas de evaluación de trabajos prácticos), los contenidos a dictar, la bibliografía a utilizar y las condiciones administrativas del curso. Esta información es elevada anualmente al HCD y se publica en el sitio web de la Cátedra.

La organización y coordinación de toda la cátedra es esencial para lograr la coherencia de los temas dictados en los dos turnos existentes.

Los JTP organizan y redactan los trabajos prácticos, los cuales son revisados por los Profesores, quienes además supervisan las evaluaciones de dichos trabajos prácticos.

Las clases teóricas son de modalidad presencial. La metodología aplicada es la explicación con presentación del profesor utilizando material didáctico como por ejemplo presentaciones digitales, experimentos prácticos a modo de ejemplo, y con la utilización de ejemplos concretos y la discusión de cada tema con los alumnos.

Es de destacar la importancia de la interacción docente-alumno en el dictado de estos contenidos, principalmente en la adecuación de cada tema a problemas específicos planteados.

Esquemáticamente, la primera parte del semestre se concentra en conceptos introductorios de organización de computadoras, evolución histórica, lógica digital, circuitos combinacionales y secuenciales.

Posteriormente se adicionan tópicos complementarios como representación de datos, representación de números en punto fijo y punto flotante, conversión entre sistemas, aritmética en sistemas binarios, e introducción al estándar IEEE 754.

Por último, se abordan conceptos relacionados con la CPU y sus partes, la interacción con el resto de las partes que conforman la computadora mediante buses, el ciclo de instrucción, modos de direccionamiento, entrada salida y periféricos, y por último programación en assembler.

La cátedra desarrolla sus actividades coordinadamente contando con un “nexo” que vincula las clases teóricas con las clases prácticas. Este nexo lo constituyen las explicaciones de práctica dictadas semanalmente por los Jefes de Trabajos Prácticos, las cuales articulan los contenidos dictados en la teoría con ejemplos específicos, que permiten que el alumno pueda realizar las soluciones de los casos particulares planteados en las prácticas.

Se realizan prácticas semanales donde el alumno desarrolla y consulta los ejercicios a los auxiliares docentes. El ayudante puede explicar en el pizarrón ejercicios de la práctica, además de contestar durante el horario de clase preguntas relacionadas con lo que indique el cronograma. En los horarios de consulta se atenderán dudas de cualquier práctica. Durante el horario de la práctica, pueden tomarse evaluaciones breves que abarquen los temas trabajados en las clases anteriores, de manera de analizar la comprensión de los conceptos abordados.

Hay un gran esfuerzo por mantener una comunicación (no sólo técnica) con los alumnos: como ya se mencionó se tiene un espacio en la web (en el entorno virtual de enseñanza y de aprendizaje Ideas) con información actualizada semanalmente, una cartelera de novedades, una mensajería donde los estudiantes puede tener un contacto con cada uno de sus docentes y compañeros, ejercicios resueltos que se publican, los materiales utilizados en las teorías, y todo esto se combina con consultas antes de los exámenes (finales y parciales), horarios semanales de consulta para los temas teóricos, etc.

EVALUACIÓN

El curso práctico se evalúa mediante un examen. Para obtener la aprobación de los trabajos prácticos se debe aprobar el parcial. El alumno contará con 3 fechas de parcial para su aprobación.

La aprobación de la materia requiere la realización de un trabajo de investigación y desarrollo relacionado con los contenidos teórico/conceptuales presentados en las teorías. Dicho trabajo deberá ser completado y evaluado durante el transcurso del semestre y previo al cierre de las notas.

La nota final de la materia será el promedio entre la nota del examen de práctica y la nota del trabajo de investigación y desarrollo propuesto. En caso de no aprobar el trabajo final, el alumno deberá rendir el correspondiente exámen final.

CRONOGRAMA DE CLASES Y EVALUACIONES

Fecha	Contenidos/Actividades	
	TEORÍA. Sábados 9 a 13.	**PRÁCTICA. Lunes 8 a 10.**
Semana 3/3	Introducción y definiciones. Evolución Histórica. Lógica digital. Circuitos combinatorios y secuenciales. Inicia sábado 8/3.	
Semana 10/3		TP1. Lógica. Inicia lunes 10/3.
Semana 17/3	Arquitectura Von Neumann. CPU, Buses, ALU. Ciclo de instrucción. Registros y memoria. Representación de números enteros.	TP1.
Semana 24/3		FERIADO
Semana 31/3	Operaciones aritméticas. Flags de condición. Error abosluto y relativo. Punto fijo. Punto flotante. IEEE 754.	TP2. Punto Fijo.
Semana 7/4		TP2.
Semana 14/4	FERIADO	TP3. Punto Flotante.
Semana 21/4		TP3.
Semana 28/4	Instrucciones y Modos de direccionamiento. Introducción a Assembler. Instrucciones. Simulador VonSim. Interrupciones.	Consultas
Semana 5/5		TP4. Assembler.
Semana 12/5	Definición trabajo promoción.	TP4.
Semana 19/5		Consultas
Semana 26/5	Consultas trabajo promoción	Parcial 1ra Fecha.
Semana 2/6		Muestra parcial 1ra Fecha y Consultas.
Semana 9/6	Entrega anticipada (opcional) trabajo promoción para quienes hayan aprobado en 1ra fecha.	Parcial 2da Fecha.
Semana 16/6	FERIADO	
Semana 23/6	Devolución a entrega anticipada trabajo promoción.	Muestra parcial 2da Fecha y Consultas.
Semana 30/6		Parcial 3ra Fecha.
Semana 7/7	Entrega trabajo promoción para quienes hayan aprobado el exámen parcial en cualquiera de las tres fechas.	Muestra parcial 3ra Fecha.
Semana 14/7		
Semana 21/7	RECESO INVERNAL	
Semana 28/7	RECESO INVERNAL	
Semana 4/8	Publicación notas y cierre	

Evaluaciones previstas	Fecha
26/5	Primera Fecha de Parcial
9/6	Segunda Fecha de Parcial
30/6	Tercera Fecha de Parcial

Contacto de la cátedra (mail, sitio WEB, plataforma virtual de gestión de cursos):

Mail de contacto: fcristina@lidi.info.unlp.edu.ar

Cartelera virtual: http://ayh.info.unlp.edu.ar/cartelera

Plataforma de Ideas: https://ideas.info.unlp.edu.ar/

Firma del/los profesor/es

Federico Cristina