



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

Taller de Arquitectura

Carrera: Ingeniería en Computación
Profesor Responsable: Villagarcía, Horacio
Año: 3º
Duración: Semestral
Carga Horaria Semanal: 6hs
Carga Horaria Total: 96hs

Objetivos Generales

El objetivo de esta asignatura es introducir al alumno en la metodología y uso de herramientas de diseño de circuitos integrados de aplicación específica. Las prácticas propuestas se centran en el desarrollo de sistemas digitales sobre lógica programable. Con las prácticas programadas se pretende cubrir el modelado y descripción de sistemas mediante lenguajes de descripción de hardware (VHDL).

Contenidos Mínimos

Descripción de circuitos lógicos programables: PLD (EPLD y FPGA) y ASIC. Herramientas para la simulación y síntesis de sistemas digitales basados en VHDL. Diseños con FPGA.

PROGRAMA

1. Introducción. Evolución del diseño electrónico. Metodologías y flujos de diseño. PLA, Gate Arrays, Standard Cells, Sea of Gates, PLD y ASICs.
2. Lenguajes de descripción de hardware. Lenguaje VHDL. Unidades básicas de diseño: Entity – Architecture – Package – Configuration. Relación entre Unidades de diseño. Librerías.
3. Modelado de circuitos electrónicos. Modelado funcional. Modelado estructural. Bancos de prueba.
4. Conceptos de simulación VHDL. Colas de Señal y tiempos Delta. Sentencias secuenciales: Process, Wait, If-Then-Else, Case, Loop. Sentencias Concurrentes: asignación de Signal, instancias Component, Assert, Generate, Procedures, Functions.
5. Análisis, modelado y simulación de aplicaciones. Ambientes para el desarrollo de aplicaciones.



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

BIBLIOGRAFIA

Título: Digital Design with CPLD Applications and VHDL

Autores: Robert Dueck

Editorial: Delmar Pub.

Año de edición: 2001

Título: Diseño de Circuitos Integrados de Aplicación Específica ASIC

Autores: Jean Pierre Deschamps

Editorial: Paraninfo

Año de edición: 1993

Título: VHDL: Hardware Description and Design

Autores: Roger Lipsett, Carl Schaefer, Cary Ussery

Editorial: Kluger Academic Publishers

Año de edición: 1989

Título: VHDL. Lenguaje Estándar de Diseño Electrónico

Autores: Lluís Terés, Yago Torroja, Serafin Olcoz

Editorial: McGraw Hill

Año de edición: 1998

Descripción de las Actividades Teóricas y Prácticas

El curso es teórico-práctico desarrollando los temas del programa analítico en forma incremental con presentación, discusión y análisis de alternativas de resolución de problemas de complejidad creciente.

Se tratarán en forma explícita los modos de descripción de circuitos de hardware mediante lenguaje específico. Se explican y utilizan las sentencias disponibles en el lenguaje y aplican en los trabajos prácticos las distintas metodologías de diseño que se pueden utilizar.

Los trabajos prácticos resueltos en forma independiente podrán ser utilizados en la realización de la descripción de un diseño de mediana complejidad. Deberá realizarse también la validación del mismo proponiendo un método y simulando la implementación de la prueba de validación.



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

Metodología de Enseñanza y Evaluación

METODOLOGÍA DE ENSEÑANZA

El curso consta de clases teórico-prácticas, con énfasis en la ejercitación práctica en computadora desarrolladas en 6 hs semanales.

Las clases son dictadas por el Profesor de la asignatura y las actividades prácticas son supervisadas por el Profesor, coordinadas por el Jefe de Trabajos Prácticos y desarrolladas por los Auxiliares de la asignatura.

Se realizarán trabajos prácticos guiados para ejecución en computadora con presentación escrita de resultados y trabajos monográficos de recopilación/búsqueda/actualización de temas del curso con presentación escrita y oral de los mismos durante el horario disponible. Estas actividades podrán realizarse en forma grupal y serán consideradas parte de las evaluaciones de la asignatura. El reglamento y cronograma tentativo son conocidos por los alumnos desde el inicio de la actividad curricular.

METODOLOGÍA DE EVALUACIÓN

El curso se evalúa mediante 2 módulos independientes entre sí. El alumno tendrá 2 fechas para rendir cada módulo. La fecha original y un recuperatorio. Al final del curso se tomará una fecha adicional (flotante) para recuperar sólo uno de los módulos.

La aprobación de la materia se podrá lograr por régimen de promoción o con examen final.

Los alumnos que deseen aprobar la asignatura por el régimen de promoción deberán obtener en ambos módulos una calificación individual mayor o igual a 5 (cinco) puntos y un promedio general mayor o igual a 6 (seis) puntos. La nota máxima son 10 (diez) puntos.

Los alumnos que hayan aprobado ambos módulos con calificación mayor o igual a 4 (cuatro) puntos obtendrán la Aprobación de los Trabajos Prácticos y la habilitación para rendir el Examen Final de la asignatura en alguna de las fechas de exámenes finales según el calendario académico dónde a través de un coloquio se definirá su calificación final.