



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

Conceptos de Arquitectura de Computadoras

Carrera: Ingeniería en Computación
Profesor Responsable: Villagarcía, Horacio
Año: 2º
Duración: Semestral
Carga Horaria Semanal: 6hs
Carga Horaria Total: 96hs

Objetivos Generales

Profundizar los conceptos, de modo de lograr que el alumno comprenda los mecanismos internos de operación de una computadora. En particular analizar el manejo de memoria y periféricos vía interrupciones. Introducir los conceptos de máquinas no Von Neumann y procesadores de alta prestación.

Contenidos Mínimos

Lenguaje ensamblador. Jerarquías de memoria. Interrupciones. Vinculación de los módulos de un procesador vía memoria y vía interrupciones. Acceso a memoria por DMA. Máquinas algorítmicas. Máquinas multiprocesador. Nociones de procesadores de alta prestación.

PROGRAMA

Unidad 1: Arquitectura y Organización de Computadoras

Concepto de Arquitectura de una computadora monoprocesador.
Repaso del modelo de Von Neumann.
Descripción del funcionamiento de un sistema basado en un microprocesador.
Buses, teoría de operación, buses sincrónicos y asincrónicos. Ejemplos.
Ejecución de instrucciones.
Ejecución solapada ("pipeline").
Aplicación en procesadores contemporáneos. Análisis de prestaciones.

Unidad 2: Subsistema Unidad Central de Procesos

Análisis del trabajo de la CPU. Ejemplificación en procesadores típicos.
Análisis del conjunto de instrucciones de procesadores de uso comercial.
Concepto de máquinas CISC y RISC.
Lineamientos básicos en el diseño de un procesador RISC. Análisis de prestaciones.
Interrupciones: tratamiento general.
Interrupciones por software y por hardware.
Relación entre las interrupciones y el manejo de operaciones de E/S.

Unidad 3: Subsistema E/S



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

Concepto de E/S y su relación con la CPU, tipos de puertas.
Concepto de puerta de Entrada y Salida paralelo.
Concepto de puerta de Entrada y Salida serie.
Tipos de transmisión serie.
Descripción del formato de transmisión serie asincrónica y sincrónica.
Descripción funcional de una puerta de E/S serie asincrónica, acceso a registros internos para control y determinación del estado de operación de la puerta.
Mapeado del subsistema E/S y la memoria.
Administración de las puertas por encuesta (polling) o por interrupción.
Tratamiento de la CPU de las operaciones de E/S, por interrupción o por software.
Transferencias de E/S por hardware, DMA, implementación.

Unidad 4: Subsistema Memoria

Repaso de la organización jerárquica de la memoria, memoria principal y memoria secundaria.
Memoria caché, concepto y descripción, análisis de prestaciones.
Implementación de memoria caché en varios niveles. Acceso. Consistencia.
Conceptos de memoria virtual.

Unidad 5: Evolución de las arquitecturas y Paralelismo.

Procesadores de múltiples núcleos.
Esquema general. Memoria compartida y distribuida.
Concepto de procesamiento paralelo.
Clasificación de arquitecturas paralelas.
Ejemplos de multicores y aplicaciones.
Parámetros en el análisis de prestaciones.

BIBLIOGRAFIA

Título: Organización y Arquitectura de Computadores, 7^o edición

Autores: Williams Stallings

Editorial: Pearson Educación S. A.

Año de edición: 2006

Título: Diseño y Evaluación de Arquitecturas de Computadoras, 1^o edición.

Autores: María Beltrán Pardo y Antonio Guzmán Sacristán

Editorial: Prentice Hall

Año de edición: 2010

Título: Organización de Computadoras

Autores: Andrew Tanenbaum

Editorial: Prentice Hall



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

Año de edición: 2000

Título: Arquitectura de Computadoras – Un enfoque cuantitativo

Autores: John Hennessy & David Patterson

Editorial: Mc Graw Hill

Año de edición: 1999

Descripción de las Actividades Teóricas y Prácticas

El curso despliega los temas del programa analítico de la asignatura en clases teóricas coordinadas con las clases de prácticas experimentales de modo tal de afianzar la comprensión de los tópicos más significativos.

El desarrollo de las clases de teorías puede dividirse en tres tramos que presentan, describen y analizan las características de la arquitectura y organización de computadoras.

En el primer tramo se trata el modelo Von Neumann como el de máquinas de cumplir instrucciones secuenciales para implementar algoritmos en lenguaje assembly en un sistema de cómputo completo.

En las prácticas se experimentan, con un conjunto de instrucciones de máquina tipo, las técnicas de pasaje de argumentos a procedimientos y funciones, la gestión de interrupciones y el manejo de módulos de entrada-salida simples ó con controladores específicos como el de acceso directo a memoria. Se utiliza para ello un programa con simulador didáctico de procesador tipo CISC.

En el segundo tramo las clases teóricas presentan las mejoras posibles de implementar para la explotación del paralelismo a nivel de ejecución de instrucciones (segmentación de cauce), la jerarquía de memoria y en particular el funcionamiento de la memoria caché y los conceptos primarios de procesadores RISC. En los trabajos prácticos se ejercitará con un conjunto de instrucciones reducido en un simulador de procesador con segmentación de cauce, operaciones registro-registro, hardware de coma flotante y opciones para tratamiento de las posibles riesgos de paradas de cauce.

Por último se presenta en las clases de teoría la evolución de los procesadores y las técnicas de implementación para la explotación del paralelismo a nivel procesos. Se presentan y describen los procesadores superescalares, las propuestas VLIW y los conceptos de cómputo paralelo. Se comentan los procesadores con múltiples núcleos y las soluciones con multiprocesadores simétricos (SMP) y 'clusters' de computadoras. No se realizan actividades prácticas con estos temas.

Metodología de Enseñanza y de Evaluación

METODOLOGÍA DE ENSEÑANZA



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

El curso tiene 3 hs. semanales de clases teóricas y 3 hs. de clases prácticas con ejercitación de aula y experimentales en sala de computadoras.

Las clases teóricas son dictadas por el Profesor de la asignatura y no son obligatorias.

Las actividades prácticas son obligatorias, supervisadas por el Profesor, coordinadas por el Jefe de Trabajos Prácticos y desarrolladas por los Auxiliares de la asignatura.

Los alumnos deben realizar ejercitación práctica, dirigida y no dirigida, tendiente a reforzar lo aprendido en las clases teóricas.

El reglamento y cronograma tentativo son conocidos por los alumnos desde el inicio de la actividad curricular.

Para las clases teóricas y las explicaciones de práctica se utiliza PC, cañón y pizarrón.

Se utiliza un entorno virtual de enseñanza-aprendizaje (WebUNLP), donde se encuentran disponibles clases, guías de TP, avisos, resultados de exámenes, etc.

METODOLOGÍA DE EVALUACIÓN

Para aprobar el curso de Trabajos Prácticos, los alumnos deben aprobar dos exámenes parciales escritos complementarios. Cada examen parcial posee 2 fechas de recuperación y se realizan diferentes actividades de apoyo personalizado para los mismos.

La aprobación de la materia se podrá lograr por régimen de promoción o con examen final.

Aquellos alumnos que deseen optar por el régimen de promoción deberán Aprobar cada parcial práctico en la primera o segunda fecha, Aprobar dos evaluaciones cortas de Teoría que se tomarán durante el curso (en días y horarios de teoría) y cumplidas las anteriores, podrán rendir un parcial teórico que si el alumno aprueba con nota mayor de 6 (seis) tendrá aprobada la promoción.

Los alumnos que hayan aprobado sólo los parciales prácticos, obtendrán la Aprobación de los Trabajos Prácticos y la habilitación para rendir el Examen Final de la asignatura en alguna de las mesas de Finales establecidas en el calendario académico.